

## [12] 发明专利申请公开说明书

[21] 申请号 02116362.6

[43] 公开日 2002 年 12 月 18 日

[11] 公开号 CN 1385905A

[22] 申请日 2002.3.28 [21] 申请号 02116362.6

[30] 优先权

[32] 2001.3.28 [33] KR [31] 16309/01

[71] 申请人 海力士半导体有限公司

地址 韩国京畿道

[72] 发明人 车宣龙

[74] 专利代理机构 北京市柳沈律师事务所

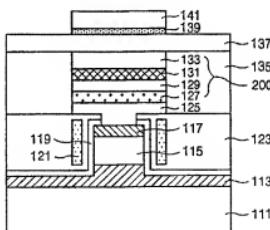
代理人 李晓舒 魏晓刚

权利要求书 3 页 说明书 8 页 附图 6 页

[54] 发明名称 具有垂直结构晶体管的磁性随机存取存储器及其制造方法

## [57] 摘要

本发明公开了一种具有垂直结构晶体管的磁性随机存取存储器，它具有比 SRAM 快的存取时间、与 DRAM 相似的高密度以及类似快闪存储器的非易失性的特性。磁性随机存取存储器包括一个垂直结构晶体管、一条包括该晶体管的第一字线、一条连接该晶体管的接触线、一个沉积在接触线上的磁性隧道结单元、一个形成在磁性隧道结单元上的位线，以及一条形成在磁性隧道结单元位置处的位线上的第二字线。通过这种公开的结构，在使用简化的制造过程的同时，可以提高半导体器件的集成密度、提高短沟道效应，并提高电阻的控制率。



ISSN 1008-4274

1. 一种磁性随机存取存储器，包括：  
一个垂直结构晶体管；  
5 一条连接到形成在垂直结构晶体管的侧壁处的栅电极的读取线；  
形成在漏极结区上的磁性隧道结单元，该漏极结区存在于垂直结构的上部之上；以及  
一条形成在磁性隧道结单元上部上的写入线。
2. 如权利要求 1 所述的磁性随机存取存储器，其中，垂直结构晶体管  
10 具有一个垂直延伸到半导体衬底的圆柱。
3. 如权利要求 2 所述的磁性随机存取存储器，还包括：  
形成在圆柱上部的漏极结区；  
形成在延伸至半导体衬底的圆柱的底部的源极结区；  
形成在圆柱中心的沟道区；以及  
15 形成在栅电极和圆柱侧壁之间圆柱侧壁处的栅极绝缘层。
4. 如权利要求 1 所述的磁性随机存取存储器，其中，读取线平行于写入线。  
5. 如权利要求 1 所述的磁性随机存取存储器，其中，磁性隧道结单元  
20 具有与垂直结构晶体管、读取线、写入线、位线和圆柱所构成的组中的任  
意一个的宽度相同的宽度。
6. 一种磁性随机存取存储器，包括：  
一个垂直结构晶体管；  
一个连接到垂直结构晶体管的栅电极的第一字线；  
25 一条连接到垂直结构晶体管的接触线；  
一个形成在接触线上的磁性隧道结单元；  
一条形成在磁性隧道结单元上的位线；以及  
一条形成在磁性隧道结单元上部之上的位线上的第二字线。
7. 如权利要求 6 所述的磁性随机存取存储器，其中，垂直结构晶体管  
30 包括一个圆柱、一个栅极氧化层和一个栅电极，其中栅极氧化层形成在具  
有源极结区和漏极结区的衬底的侧壁处。
8. 如权利要求 7 所述的磁性随机存取存储器，其中，漏极结区形成在

圆柱的上部，并且源极结区形成在延伸到衬底表面的圆柱的底部。

9. 如权利要求 6 所述的磁性随机存取存储器，其中，圆柱高度大于 0.5μm。

10. 如权利要求 6 所述的磁性随机存取存储器，其中，磁性隧道结单元是一种叠置结构，该结构包括半磁性层、钉扎铁磁层、隧道结层和自由铁磁层。

11. 如权利要求 6 所述的磁性随机存取存储器，其中，磁性隧道结单元具有等于位线和第二字线的交叉点面积的平面面积。

12. 如权利要求 6 所述的磁性随机存取存储器，其中，位线垂直于第 10 一字线，且第二字线垂直于位线并平行于第一字线。

13. 一种用于形成磁性随机存取存储器的方法，包括步骤：

通过使用活性掩膜的光刻蚀刻半导体衬底，形成圆柱；

在半导体衬底的整个表面上形成栅极氧化层；

通过驱入工艺在衬底上和圆柱的顶部上执行高浓度杂质的离子注入，

15 从而在圆柱的上侧上形成漏极结区，在延伸到衬底表面的圆柱的底部上形成源极结区；

通过形成用于栅电极的暴露漏极结区的经平坦化的导电层，然后构图该经平坦化的导电层，形成栅电极的第一字线；

形成一个平坦化的第一中间绝缘层；

20 形成一个经第一中间绝缘层接触漏极结区的接触线；  
在接触线之上形成一个半磁性层、一个钉扎铁磁层、一个隧道结层和一个自由铁磁层；

通过借助使用磁性隧道结单元掩膜的光刻构图该半磁性层、钉扎铁磁层、隧道结层和自由铁磁层，形成磁性隧道结单元；

25 形成一个暴露磁性隧道结单元的经平坦化的第二中间绝缘层；

形成一条接触自由铁磁层的位线；以及

在磁性隧道结单元之上和位线之上形成第二字线。

14. 如权利要求 13 所述的方法，其中，利用大于 30KeV 的能量以大于 5×10<sup>14</sup> 离子/cm<sup>2</sup> 的剂量进行执行高浓度杂质的离子注入的步骤。

30 15. 如权利要求 13 所述的方法，其中，第二字线平行于第一字线并与第一字线有相同的宽度。

16. 一种用于形成磁性随机存取存储器的方法，包括步骤：

通过使用活性掩膜的光刻蚀刻半导体衬底，从而形成一个延伸到衬底之上的圆柱；

在衬底的整个表面上形成一个栅极氧化层；

5 执行高浓度杂质的离子注入和驱入工艺，从而在圆柱的上部上形成一个漏极结区，在圆柱的底部上和衬底上形成一个源极结区；

在衬底上形成一个用于栅电极的具有预定厚度的导体层，并执行一个各向异性蚀刻过程，从而在圆柱的侧壁形成一个呈导体隔离衬形式的栅电极；

10 形成一个经平坦化的第一中间绝缘层；

形成一个经第一中间绝缘层接触漏极结区的接触线；

在接触线之上形成一个半磁性层、一个钉扎铁磁层、一个隧道结层和一个自由铁磁层；

15 通过借助使用磁性隧道结单元掩膜的光刻构图该半磁性层、钉扎铁磁层、隧道结层和自由铁磁层，形成磁性隧道结单元；

形成一个暴露磁性隧道结单元的经平坦化的第二中间绝缘层；

形成一条接触自由铁磁层的位线；以及

在磁性隧道结单元的上部之上和位线之上形成第二字线。

17. 如权利要求 16 所述的方法，其中，利用大于 30KeV 的能量并以大于  $5 \times 10^{14}$  离子/cm<sup>2</sup> 的剂量进行执行高浓度杂质的离子注入的步骤。

18. 如权利要求 16 所述的方法，其中，栅电极是第一字线，并且重复权利要求 16 的步骤以形成多个磁性随机存取存储器、多个第一字线、多个圆柱和多个第二字线，其中，通过在不使用单独的掩膜的情况下，各向异性地蚀刻用于多条第一字线的半导体层，将多个第一字线隔开一距离，该

25 距离为多个圆柱之间的沿所述多个第一字线中的一个或所述多个第二字线中的一个的距离的 1.5 倍大。

19. 如权利要求 17 所述的方法，其中，第一字线与第二字线有相同的宽度。

## 具有垂直结构晶体管的磁性随机存取存储器及其制造方法

5

## 技术领域

本发明涉及一种具有垂直结构晶体管的磁性随机存取存储器（以下称 MRAM），尤其涉及一种 MRAM，它具有比 SRAM（静态随机存取存储器）更快的存取时间、与 DRAM（动态随机存取存储器）相似的高密度和类似快闪存储器的非易失性。  
10

## 背景技术

作为下一代存储器中的一种，有一些半导体存储器制造厂商已经提出了利用铁磁材料的 MRAM。MRAM 是一种凭借形成多层铁磁薄膜并检测取决于各层薄膜的磁化方向的电流变化来读取和写入信息的存储器。MRAM 器件具有高速度和低功耗，并且它因磁性薄膜的特殊性能而允许有高的集成度。类似于快闪存储器，它还执行非易失性存储操作。  
15

MRAM 中存储器的存储利用巨磁阻（简称 ‘GMR’）现象或自旋极化磁电输运（spin-polarized magneto-transmission）（SPMT）实现，在自旋极化磁电输运中，自旋影响电子输运。GMR 器件依赖于磁阻的变化，该变化在其间具有一非磁性层的两个磁性层的自旋方向不同时发生。  
20

SPMT 技术利用这样一种现象，即，当其间具有绝缘层的两层磁性层中自旋方向相同时，传输较大的电流。这用于形成一种磁渗透结存储器（magnetic permeable junction memory device）。  
25

尽管有这些技术，但 MRAM 的研究仍处于早期阶段，大部分研究集中在多层磁性薄膜的形成上。很少有对单位单元结构或（unit cell structure）外围检测电路进行研究。

图 1 是说明常规 MRAM 的截面图。图中所示的是形成在半导体衬底 31 上的一个栅电极 33，即第一字线。在半导体衬底 31 上在第一字线 33 的两侧分别形成源极/漏极结区 35a 和 35b。地线 37a 和第一导电层 37b 被形成来  
30

分别与源极/漏极结区 35a 和 35b 接触。此处，地线 37a 是在形成第一导电层 37b 的构图工艺过程中形成的。之后，形成一第一中间绝缘膜 39 以使所得结构的整个表面平坦，并且穿过第一中间绝缘膜 39 形成第一接触插塞 41 与第一导电层 37b 接触。

5 构图第二导电层，该层是一个与第一接触插塞 41 接触的下读取层 43。形成第二中间绝缘膜 45，以使所得结构的整个表面平坦，并且在第二中间绝缘膜 45 上形成一第二字线，即写入线 47。形成第三中间绝缘膜 48，以使第二字线 47 的上部平坦。

10 形成第二接触插塞 49，以与第二导电层 43 接触。形成籽晶层 51，而与第二接触插塞 49 接触。此处，形成籽晶层 51 以重叠在第二接触插塞 49 的上部和写入线 47 的上部之间。然后，形成第四中间绝缘层 53，并平坦化该层以暴露籽晶层 51。之后，在籽晶层 51 上叠置半铁磁层(semi-ferromagnetic layer) (未示出)、钉扎铁磁层(pinned ferromagnetic layer)55、隧道结层 57 和自由铁磁层(free ferromagnetic layer)59，藉此形成一个具有与写入线 47 一样大的构图尺寸并在该位置与写入线 47 重叠的磁性隧道结 (MTJ) 单元 100。

15 此时，半铁磁层防止钉扎层 55 的磁化方向变化，并且隧道结层 57 的磁化方向固定在一个方向。自由铁磁层 59 的磁化方向可以通过施加外磁场改变，并且可以根据自由铁磁层 59 的磁化方向通过该器件储存‘0’或‘1’位。第五中间绝缘层 60 形成在整个表面上，并被平坦化以暴露自由铁磁层 59，并且形成一个上读取层，即连接到自由铁磁层 59 的位线 61。

20 操作中，MRAM 单位单元包括一个由第一字线 33 形成的场效应晶体管、MTJ 单元 100 和第二字线 47，第一字线 33 是用于读取信息的读取线。第二字线 47 是一条通过施加电流以形成外磁场来决定 MTJ 单元 100 的磁化方向的写入线。场效应晶体管还包括位线 61，它是一个用于通过对 MTJ 单元 100 施加在垂直方向上流动的电流来决定自由铁磁层 59 磁化方向的上读取层。

25 为了从 MTJ 单元 100 中读取信息，对作为读取线的第一字线 33 施加电压。这导通场效应晶体管，并且通过检测施加到位线 61 上的电流的大小，确定 MTJ 单元 100 中自由铁磁层 59 的磁化方向，并读取其状态。

30 在 MTJ 单元 100 中存储信息的过程中，场效应晶体管处于截止状态，并且通过给作为写入线的第二字线 47 和位线 61 施加电流而产生磁场来控

制自由铁磁层 59 的磁化方向。当同时给位线 61 和写入线 47 施加电流时，所产生的磁场在两金属线的垂直交叉点处最强。例如，这可以用于从多个单元中选取一个单元。

下面描述 MRAM 中 MTJ 单元 100 的操作。当电流在 MTJ 单元 100 中 5 在垂直方向上流动时，隧道电流流经中间层绝缘膜。当隧道结层 57 和自由铁磁层 59 具有相同的磁化方向时，此隧道电流增大。但是，当隧道结层 57 和自由铁磁层 59 具有不同的磁化方向时，由于隧道磁电阻(tunneling magneto resistance) (TMR) 效应，隧道电流下降。检测由于 TMR 效应所致的隧道 10 电流幅值的减小，因此检测自由铁磁层 59 的磁化方向，该方向从而确定储存存在 MTJ 单元 100 中的信息。

如上所述，常规 MRAM 包括一个水平结构的晶体管和垂直叠置在晶体管上部的 MTJ 单元，其中该晶体管具有作为第二字线的写入线。为了形成 MRAM，在形成 MTJ 单元的器件下部处的表面粗糙度应控制在纳米公差内。但是，因为在 MTJ 单元之下有一个第二字线和接触线，所以很难将器件下 15 部处的表面粗糙度限定在纳米范围内。

因为 MRAM 器件的结构总的来说比 DRAM 的更复杂，所以总体上，MRAM 需要每个单位单元总共有四条金属线，即两条字线，一条位线和一条地线。利用 MTJ 单元的 MRAM 潜在地可以提供高集成度，即，几千兆位至 100 千兆位范围的集成度。为了达到此集成度，增加晶体管的短沟道 20 效应并控制电阻是很重要的因素。但是，随着晶体管尺寸变小，电阻更难于控制，并且晶体管的电阻和 MTJ 单元的电阻一起对单元的操作有很大的影响。

## 发明内容

25 根据一个实施例，磁性随机存取存储器包括：一个垂直结构的晶体管；一个连接到形成在垂直结构晶体管一个侧壁处的栅电极上的读取线；形成在漏极结区上的磁性隧道结单元，其中漏极结区存在于垂直结构晶体管的上部之上；以及一条形成在磁性隧道结单元上部上的写入线。

30 MRAM 还包括一个垂直结构的晶体管；一条连接到垂直结构晶体管的栅电极上的第一字线；一条连接到垂直结构晶体管的接触线；一个形成在

接触线上的 MTJ 单元；一条形成在 MTJ 单元上的位线；以及一条形成在 MTJ 单元上部之上的位线上的第二字线。另一实施例提供一种用于形成 MRAM 的方法，包括步骤：通过利用活性掩膜(active mask)的光刻蚀刻半导体衬底以形成圆柱；在圆柱的侧壁形成一个栅极氧化层；通过驱入工艺 5 (drive-in process)在衬底上和圆柱的顶部上执行高浓度杂质的离子注入，从而在圆柱的上侧形成漏极结区(drain junction region)，在延伸到衬底表面的圆柱的底部上形成源极结区(source junction region)；通过形成暴露漏极结区的用于栅电极的经平坦化的导电层，然后构图该经平坦化的导电层，形成栅电极的第一字线；形成一个经平坦化的第一中间绝缘层；形成一个经第一 10 中间绝缘层接触漏极结区的接触线；在接触线之上形成一个半磁性层(semi-magnetic layer)、一个钉扎铁磁层(pinned ferromagnetic layer)、一个隧道结层和一个自由铁磁层(free ferromagnetic layer)；通过借助使用磁性隧道结单元掩膜的光刻构图该半磁性层、钉扎铁磁层、隧道结层和自由铁磁层，形成一磁性隧道结单元；形成一个暴露磁性隧道结单元的经平坦化的第二 15 中间绝缘层；形成一条接触自由铁磁层的位线；以及在磁性隧道结单元之上和位线之上形成第二字线。

另一个实施例还提供了一种形成 MRAM 的方法，包括步骤：通过使用活性掩膜的光刻蚀刻半导体衬底，从而形成一个延伸到衬底之上的圆柱；在衬底上形成一个栅极氧化层；执行高浓度杂质的离子注入和驱入工艺， 20 由此在圆柱的上部形成一个漏极结区，并在圆柱的底部上和衬底上形成一个源极结区；在衬底上形成一个用于栅电极的预定厚度的导体层，并执行一个各向异性蚀刻过程，由此在圆柱的侧壁形成一个呈导体隔离衬形式的栅电极；形成一个经平坦化的第一中间绝缘层；形成一个经第一中间绝缘层接触漏极结区的接触线；在接触线之上形成一个半磁性层、一个钉扎铁 25 磁层、一个隧道结层和一个自由铁磁层；通过借助使用磁性隧道结单元掩膜的光刻构图该半磁性层、钉扎铁磁层、隧道结层和自由铁磁层，形成磁性隧道结单元；形成一个暴露磁性隧道结单元的经平坦化的第二中间绝缘层；形成一条接触自由铁磁层的位线；以及在磁性隧道结单元的上部之上和位线之上形成第二字线。

通过下面参考附图的描述可以更加清楚地理解本发明，其中：

图 1 是表示常规 MRAM 的截面图；  
图 2A 至 2C 表示具有垂直结构晶体管的 MRAM 单位单元；  
5 图 3 是表示具有垂直结构晶体管的 MRAM 平面顶视图；  
图 4 是表示具有垂直结构晶体管的 MRAM 平面顶视图；  
图 5 是表示具有垂直结构晶体管的 MRAM 平面顶视图。

#### 具体实施方式

10

示例性实施例示于图 2A-5，图 2A、2B 和 2C 分别表示根据一实施例的具有垂直结构晶体管的 MRAM 的截面图、电路图和平面顶视图。

参见图 2A，MRAM 具有垂直结构的晶体管，该晶体管包括一个形成在包括圆柱 115 的半导体衬底 111 之上的源极结区 113。垂直结构晶体管还 15 包括一个形成在圆柱 115 中并位于源极结区 113 中心的漏极结区 117。栅极氧化层 119 形成在圆柱 115 侧壁的外表面处衬底 111 的表面之上，并且栅电极 121 形成在栅极氧化层 119 的外表面。如图 2C 所示，栅极氧化层 119 和栅电极 121 优选地形成在整个圆柱 115 周围。

MRAM 的垂直结构晶体管还包括一个由接触漏极结区 117 的接触线 20 125 和 MTJ 单元 200 形成的叠置结构。位线 137 接触 MTJ 单元 200，并且用作第二字线的写入线 141 位于位线 137 之上和 MTJ 单元 200 之上。

MTJ 单元 200 延伸到形成在圆柱 115 侧壁上的栅电极 121 之上。另外，如图 2C 所示，MTJ 单元 200 的平面尺寸（即从上面看）由位线 137 和写入线 141 的交叉点限定。从图 3-5 明显看出，这些线的线宽的变化将导致 MTJ 25 单元 200 的不同尺寸。

形成图 2A 的 MRAM 的示例性方法如下所述。半导体衬底 111 被蚀刻到预定的厚度，以形成一个圆柱 112 并限定垂直结构晶体管的平面尺寸。然后在衬底 111 的整个表面上生长栅极氧化层 119。在衬底 111 的表面和圆柱 112 的顶部上执行高浓度 N 型杂质的离子注入，以分别形成源极结区 113 30 和漏极结区 117。此处，圆柱 112 的中部形成沟道区 115。利用能量大于 30KeV 的 P（磷）或 As（砷）以大于  $5 \times 10^{14}$  离子/cm<sup>2</sup> 的剂量进行离子注入过程。

沟道区 115 的底部和其下的部分源极结区 113 通过经一系列的驱入步骤扩散杂质而形成。沟道区 115 在高度上应大于  $0.5\mu\text{m}$ ，使得可以单独地形成源极/漏极结区的沟道。

在整个表面上沉积一个用于栅电极的如多晶硅层的导体层，并使之平坦化。  
5 利用栅电极掩膜（未示出）光刻蚀刻用于栅电极的多晶硅层，以在圆柱 112 的侧壁上形成栅电极 121，即第一字线。栅电极掩膜包括一个第一字线掩膜，该掩膜被构图，从而定义包括围绕圆柱 112 的部分的第一字线，如图 2C 所示。

10 栅电极 121 可以通过在整个表面上沉积一个如多晶硅层的导体层、然后将多晶硅层各向异性蚀刻成隔离衬的形式而形成。此技术可以用于形成多个第一字线，如图 3-5 所示。第一字线之间的距离可以是圆柱之间的沿单根第一字线的距离的 1.5 倍大。在此情况下，在各向异性蚀刻过程期间，通过除去部分多晶硅层，使得只保留第一字线，并去除多条第一字线之间的多晶硅层，而形成栅电极。

15 然后，在整个表面上形成一个平坦化的第一中间绝缘层 123。形成一个经绝缘层 123 和栅极氧化层 119 的暴露漏极结区 117 的接触孔，并经接触孔形成一个接触漏极结区 117 的接触线 125。

在接触线 125 之上依次沉积半磁性层 127、钉扎铁磁层 129、隧道结层 131 和自由铁磁层 133，形成一个叠置的结构。然后通过利用光刻工艺和 20 MTJ 单元掩膜（未示出）蚀刻并构图叠置的结构，以暴露第一中间绝缘层 123、非磁性层 127、钉扎铁磁层 129、隧道结层 131 和自由铁磁层 133 的叠置结构被称作 MTJ 单元 200。

在整个表面上形成一个第二中间绝缘层 135 并使之平坦化，从而暴露自由铁磁层 133。形成一个接触自由铁磁层 133 的位线 137。位线 137 设计 25 成具有与 MTJ 单元 200 相同的宽度。在位线 137 之上形成一个第三中间绝缘层 139，并且在 MTJ 单元 200 之上的第三中间绝缘层 139 上构图作为第二字线的写入线 141。写入线 141 垂直于位线 137，如图 2C-5 所示，并且在图 2C 所示的实施例中，具有与 MTJ 单元 200 相同的宽度（在平面视图中）。虽然不需要蚀刻，但可以在形成写入线 141 的构图过程中蚀刻第三中间绝缘层 139。

图 2B 是图 2A 所示 MRAM 的电路图，其中用于图 2B 的电路中的金属

氧化物半导体场效应晶体管 (MOSFET) 具有垂直结构。与图 2A 相似的结构用相同的附图标记表示。

图 2C 是表示具有垂直结构晶体管的 MRAM 的单位单元的平面顶视图，其中，MTJ 单元 200 具有等同于位线 137 和写入线 141 交叉点的面积的大小。图 2C-5 实质上是示例性的，为了举例的目的显示了 MTJ 单元 200 和漏极结区 117 等。明显的是，平面图中顶层之间的部分层或所有层是看不到的。从中心到外环，垂直结构晶体管还包括漏极结区 117、栅极氧化层 119 和第一字线 121。

图 3 是表示多个 MRAM 的示例性实施例的平面顶视图，每个 MRAM 具有与图 2C 中的 MRAM 相似的垂直结构晶体管单位单元。即，每个单位单元包括第一字线 121、位线 137、MTJ 单元 200 和第二字线 141。该单位单元连接在一起。

在此实施例中，第一字线 121 叠在第二字线 141 上，位线 137 垂直于字线 121 和 141。另外，MTJ 单元 200 具有等于位线 137 和第二字线 141 的交叉点面积的大小。

MTJ 单元 200 之间沿位线 137 或字线 141 或 121 的距离设置为 1F，其中，F 表示最小线宽的任意单位。位线 137 与字线 121 和 141 的线宽设置为 1.5F。字线 121 之间的距离和字线 141 之间的距离以及圆柱 112 (包括栅极氧化区 119) 之间沿字线 141 (或 121) 的距离设置为 1F。根据需要，MTJ 单元 200 的尺寸和 MRAM 的容量通过调节位线 137 或字线 121 和 141 的线宽确定。

图 4 是表示根据第二实施例的具有垂直结构晶体管的 MRAM 的平面顶视图。基本上，字线和位线类似于图 3 第一实施例中它们的对应物。但是，图 4 中的位线 137 具有与圆柱 112 (包括栅极氧化区 119) 的直径相同的宽度，并且 MTJ 单元 200 的尺寸 (即位线 137 和写入线 141 的交叉点面积) 小于图 3 中的情形。

MTJ 单元 200 的边缘之间的距离和位线 137 的线宽设置为 1F。字线 121 和 141 的线宽设置为 1.5F。另外，字线 121 之间的距离、字线 141 之间的距离和圆柱 112 (包括栅极氧化区 119) 之间的沿这些字线中的每一条的距离被设置为 1F。与图 3 的实施例一样，根据需要，MTJ 单元 200 的大小和 MRAM 的容量通过调节位线 137 或字线 121 和 141 的线宽确定。

图 5 是根据第三实施例的具有垂直结构晶体管的 MRAM 的平面顶视图。字线和位线类似于图 3 中第一实施例的对应物。但是，位线 137 和写入线 141 二者被设计成具有与圆柱 112 (包括栅极氧化区 119) 的直径相同的宽度，MTJ 单元 200 具有与位线 137 和写入线 141 的交叉面积相同的大 5 小。MTJ 单元 200 的面积小于图 3 和 4 中的情形。

MTJ 单元 200 之间的距离与位线 137 和第二字线 141 的线宽被设置为 1F。字线 121 的线宽设置为 1.5F。字线 141 之间的距离，即圆柱 112 (包括栅极氧化区 119) 之间的沿位线 137 的距离，被设置为 1F，而圆柱 112 (包括栅极氧化区 119) 之间的沿第二字线 141 的距离设置为 1F。通过调节位 10 线 137 或第二字线 141 的线宽，确定 MTJ 单元的大小以及 MRAM 的容量。

例如，现在将描述根据第一、第二和第三实施例的 MRAM 的数据存储操作。首先，利用流到写入线 141 的电流产生的磁场改变 MTJ 单元 200 的自由自旋结构。电流经 MTJ 单元 200 流到衬底 111，并且第一字线 121 升高，从而经过 MTJ 单元 200 的电流经垂直结构晶体管泄漏到衬底 111 上。 15 为了避免电流泄漏，给衬底 111 施加电压或电流，以提高其地电势。例如，可以对衬底 111 施加地电压  $V_{ss}$  或衬底电压  $V_{bs}$ 。

如上所述，可以简化制造过程，提高半导体器件的集成度，并通过利用具有垂直结构晶体管的 MRAM 延长沟道长度，而无论集成密度如何。因此，设计者可以通过把 MTJ 器件置于垂直结构晶体管的上侧而改善短通道 20 效应和 MTJ 器件下部上的表面粗糙度控制率。MRAM 的电阻更易于控制，这改进了器件的特性和可靠性。

本领域的普通技术人员将理解到，在此提供了一种具有垂直结构晶体管的 MRAM 及其方法，通过利用垂直结构晶体管代替水平结构的晶体管形成 MRAM 单元、通过提高单元的集成密度、并通过简化制造过程，该 MRAM 25 能够增大晶体管的短沟道效应并控制晶体管的电阻。

虽然以上为了说明的目的公开了本发明的优选实施例，但在不脱离本发明的范围的前提下，本领域的技术人员可以进行各种改型、附加和替换。

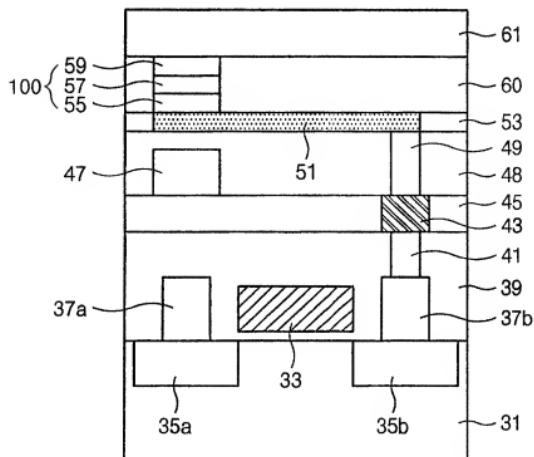


图 1

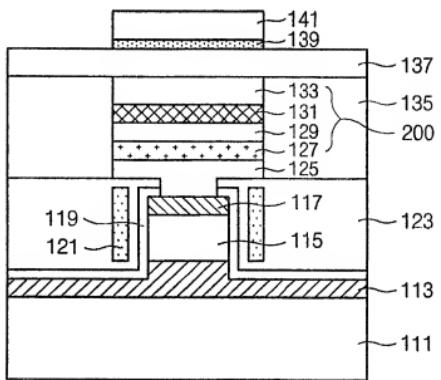


图 2A

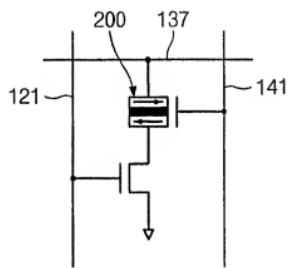


图 2B

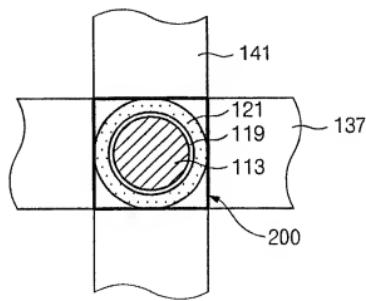


图 2C

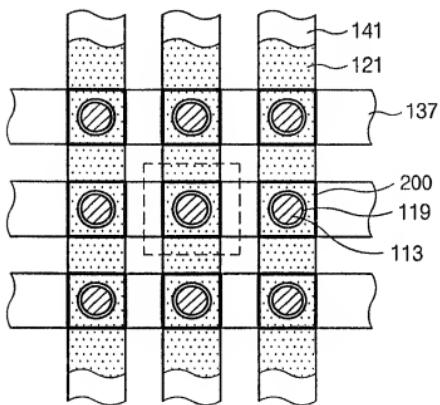


图 3

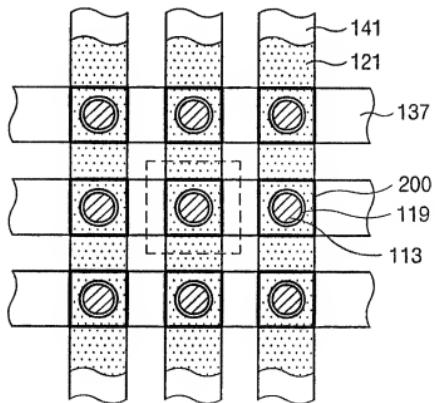


图 4

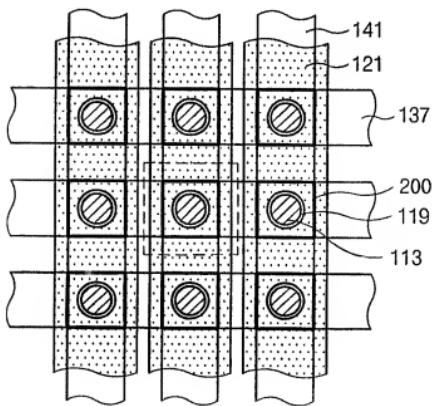


图 5